

# MicroNator: Reset du HC11

## EXTALL & XTAL

Lorsque le VDD est appliqué au CPU, le circuit POR (Power On Reset) est activé et met en marche une séquence de RESET.

POR enclenche un circuit interne de chronométrage qui retiendra la broche RESET à un niveau logique de 0 pour une période de 4064 cycles de l'horloge interne PH2 i.e. même fréquence que E ou fréquence du cristal divisée par 4 i.e (E/4).

Le CPU ne dépassera pas cet état jusqu'à ce qu'il y ait détection d'une horloge sur la broche EXTALL assez longtemps pour compter 4064 cycles.

Le circuit POR ne se ré-activera pas aussi longtemps que VDD ne se sera pas déchargé jusqu'à 0 volt. POR est enclenché par la détection d'un front positif (montant) sur VDD.

## Démarrage du cristal

Lorsqu'on applique la tension d'alimentation à un cristal, celui-ci ne se met pas à osciller instantanément.

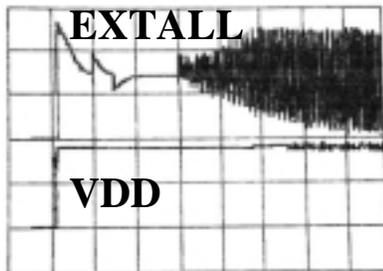


Fig: 1 EXTALL vs VDD

©2001 by RF-232

La figure 1 montre la courbe de la broche EXTALL et de la broche VDD. La période de temps est de 500 uSec. par division et la fréquence du cristal est de 4.9152 MHz.

Comme on peut le voir, il s'écoule environ 500 uSec. pour que le cristal génère sa première période et environ 250 uSec. pour la deuxième puis il semble hésiter et péniblement il commence à osciller à ce qui semble être la bonne fréquence mais pas la bonne amplitude.

Ceci s'explique par les phénomènes

mécaniques du cristal.

Le point important à remarquer est que le cristal ne part pas instantanément et qu'il peut prendre jusqu'à 3 mSec. pour générer ce que l'on pourra qualifier comme sa première oscillation de 4.9152MHz avec une bonne amplitude.

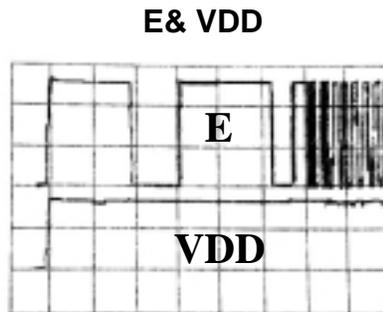


Fig: 2 E vs VDD

©2001 by RF-232

La figure 2 montre la courbe de la broche E et celle de la broche de VDD.

La fréquence de E est EXTALL divisé par 4 (EXTALL / 4). Il est à remarquer que les premiers cycles sont très asymétriques et de périodes très différentes. Donc ces premiers cycles ne sont pas vraiment utilisables comme horloge de base pour un CPU.

C'est pour ces raisons que le POR attendra 4064 cycles avant de relâcher la broche RESET.

## Première instruction

Pour vérifier combien de temps peut prendre un CPU à exécuter sa première instruction, on peut écrire un programme qui aussitôt sorti du reset mettra à 1 une broche d'un port d'E/S.

C'est ce que l'on peut apercevoir à la figure 3.

Cette figure montre la courbe de LIR (Load Instruction Register) et celle d'un port d'E/S. La période de temps est de 500 uSec par division.

LIR est une broche de sortie qui est activée chaque fois que le CPU charge le premier byte d'une instruction.

Lorsqu'on applique l'alimenta-

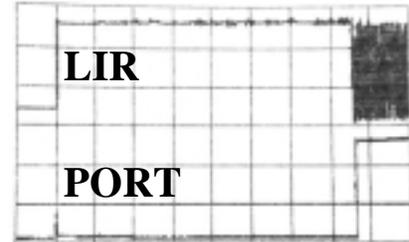


Fig: 3 LIR vs PORT

©2001 by RF-232

tion, LIR est une entrée, tirée vers VDD par une résistance de pull-up, puis aussitôt devient une sortie à 1.

C'est ce que l'on remarque en haut et à gauche de la figure 3. LIR est à 1.

LIR reste dans cet état jusqu'à ce que le CPU charge le premier byte de la première instruction. Alors LIR polarise la broche à 0 pour indiquer que la première instruction est en train d'être chargée.

Juste à ce moment on voit la broche de sortie du port qui devient 1.

Ceci indique que notre programme vient d'exécuter sa première instruction. (En réalité, quelques instructions, car il a fallu initialiser le port etc... quelques micro-secondes qui sont négligeable comparées à des milli-secondes).

Il a été mesuré un temps de 3.75 mSec. entre l'application de l'alimentation et la montée de la broche du port.

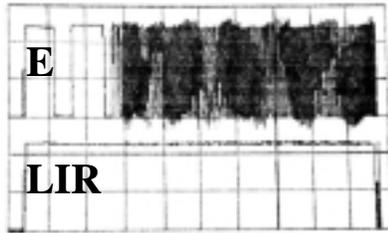
Donc, on peut dire qu'il a fallu environ 3.75 mSec. au CPU pour exécuter sa première instructions

Il faut aussi noter qu'il n'y avait aucune constante de temps pour ralentir le reset car la broche était accrochée directement à VDD à travers une résistance de pull-up, sans condensateur.

## E & première instruction

La figure 4 montre la broche de E et celle de LIR. La période de temps est de 500 uSec par division.

Sur cette figure on voit les 4064 cycles de E avant que soit exécuté la première instruction.

**Fig: 4 E vs LIR**

©2001 by RF-232

## Broche RESET

Ce contrôle bidirectionnel, actif BAS, est une broche utilisée comme entrée pour initialiser le CPU dans une condition de départ connue.

La broche RESET est un broche OPEN DRAIN (à collecteur ouvert en technologie TTL) donc il lui faut une résistance de pull-up.

## Conclusion

Il faut tenir compte d'environ 3 à 4 milli-secondes pour que le CPU sorte de l'état de reset après le branchement de l'alimentation

---

Pour tous commentaires:

RF-232  
Michel-André Robillard  
1404, rue Galt  
Montréal, Qc H4E 1H9  
CANADA  
(514) 761-4201

RF-232  
Gregory Ester  
21, rue André Gide  
59123 Zuydcoote  
FRANCE  
03.28.58.28.39

support@micronator.com